

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-91376

(P2002-91376A)

(43)公開日 平成14年3月27日 (2002.3.27)

(51)Int.Cl.⁷
G 0 9 G 3/30
G 0 9 F 9/30
G 0 9 G 3/20
6 2 3
6 2 4
6 4 1

識別記号

F I
G 0 9 G 3/30
G 0 9 F 9/30
G 0 9 G 3/20
J 3 K 0 0 7
3 3 8 5 C 0 5 8
6 2 3 Y 5 C 0 8 0
6 2 4 B 5 C 0 9 4
6 4 1 R

審査請求 未請求 請求項の数16 OL (全11頁) 最終頁に続く

(21)出願番号 特願2001-191158(P2001-191158)
(22)出願日 平成13年6月25日 (2001.6.25)
(31)優先権主張番号 特願2000-192824(P2000-192824)
(32)優先日 平成12年6月27日 (2000.6.27)
(33)優先権主張国 日本 (JP)

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72)発明者 金子 好之
千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内
(72)発明者 荒谷 介和
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内
(74)代理人 100074631
弁理士 高田 幸彦 (外1名)

最終頁に続く

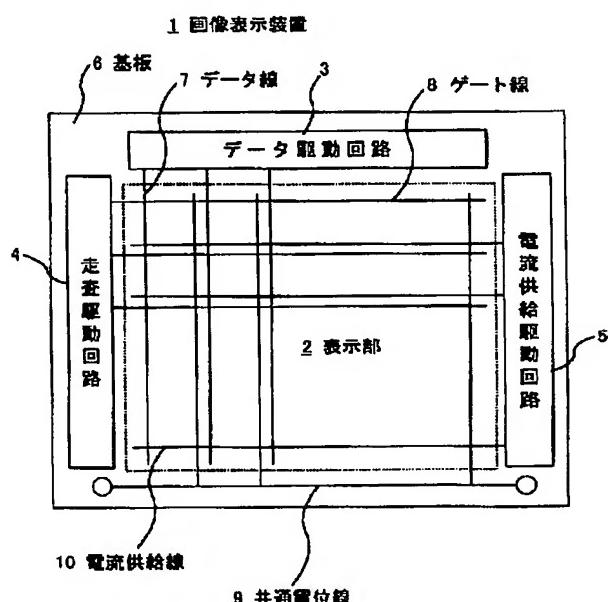
(54)【発明の名称】 画像表示装置及びその駆動方法

(57)【要約】

【課題】本発明の目的は、電気光学素子をアクティブマトリクス駆動する際に動画表示時のエッジぼけを抑制し画質向上させることのできる画像表示装置及びその駆動方法を提供することにある。

【解決手段】本発明は、画像表示装置1に1画像を表示するために複数のゲート線8の走査後に電気光学素子を消光させる消光期間を形成して画素を駆動する。換言すると、本発明は1フレームと次の1フレームの間に電気光学素子を消光させる消光期間を形成して画素を駆動する。

図 1



1

【特許請求の範囲】

【請求項1】複数のゲート線に交差する複数のデータ線とによりマトリクス状に形成され、電気光学素子とスイッチング素子を含む画素を備えた画像表示装置であつて、

1 画像を表示するために前記複数のゲート線の走査後に前記電気光学素子を消光させる消光期間を形成して前記画素が駆動されることを特徴とする画像表示装置。

【請求項2】複数のゲート線に交差する複数のデータ線とによりマトリクス状に形成され、電気光学素子とスイッチング素子を含む画素を備えたアクティブマトリクス型の画像表示装置であつて、

1 画像を表示する 1 フレーム期間内に前記電気光学素子を消光させる消光期間を形成して前記画素が駆動されることを特徴とする画像表示装置。

【請求項3】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた画像表示装置であつて、

1 画像を表示するために前記複数のゲート線に前記走査信号を供給した後に、前記複数のゲート線に前記走査信号を供給すると共に前記複数のデータ線に前記画像信号を供給して前記電気光学素子を消光させる消光期間を形成して前記画素が駆動されることを特徴とする画像表示装置。

【請求項4】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた動画像を表示する画像表示装置であつて、

1 画像を表示するために前記複数のゲート線に前記走査信号を供給して前記電気光学素子を発光させた後に、前記複数のゲート線に前記走査信号を供給すると共に前記複数のデータ線に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給する消光期間を形成して前記画素が駆動され、前記動画像のエッジぼけ表示を防止することを特徴とする画像表示装置。

【請求項5】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた画像表示装置であつて、

1 画像を表示する 1 フレーム期間内に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には前記複数のゲート線に前記走査信号を供給されると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給されて前記画素が駆動されることを特徴とする画像表示装置。

【請求項6】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリ

2

クス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた画像表示装置において、

1 画像を表示する 1 フレーム期間内に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には前記複数のゲート線に前記走査信号を供給すると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給する表示制御コントローラを設けたことを特徴とする画像表示装置。

【請求項7】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた動画像を表示する画像表示装置であつて、

1 画像を表示する 1 フレーム期間と次の 1 画像を表示する 1 フレーム期間の間に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には、前記複数のゲート線に前記走査信号を供給されると共に前記複数のデータ線に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給されるように前記画素が駆動されることを特徴とする画像表示装置。

【請求項8】請求項3、4、5、6、7 のいずれか 1 項において、

前記画素は、前記ゲート線を介して走査信号が供給される第1の薄膜トランジスタと、前記第1の薄膜トランジスタを介して前記データ線から供給される画像信号を保持する蓄積容量と、前記蓄積容量によって保持された前記画像信号が供給される第2の薄膜トランジスタと、画素電極が前記第2の薄膜トランジスタを介して共通電位線と電気的に接続されたときに前記画素電極と対向電極との間に流れる駆動電流によって発光する電気光学素子とを具備することを特徴とする画像表示装置。

【請求項9】請求項8において、
前記ゲート線、前記データ線、前記第1と第2の薄膜トランジスタ、蓄積容量及び前記電気光学素子は同一の基板に搭載されていることを特徴とする画像表示装置。

【請求項10】複数のゲート線に交差する複数のデータ線とによりマトリクス状に形成され、電気光学素子とスイッチング素子を含む画素を備えた画像表示装置の駆動方法において、

1 画像を表示するために前記複数のゲート線の走査後に前記電気光学素子を消光させる消光期間を形成して前記画素を駆動することを特徴とする画像表示装置の駆動方法。

【請求項11】複数のゲート線に交差する複数のデータ線とによりマトリクス状に形成され、電気光学素子とスイッチング素子を含む画素を備えたアクティブマトリクス型の画像表示装置の駆動方法において、

1 画像を表示する 1 フレーム期間内に前記電気光学素子を消光させる消光期間を形成して前記画素を駆動することを特徴とする画像表示装置の駆動方法。

50

【請求項12】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた画像表示装置の駆動方法において、1画像を表示するために前記複数のゲート線に前記走査信号を供給した後に、前記複数のゲート線に前記走査信号を供給すると共に前記複数のデータ線に前記画像信号を供給して前記電気光学素子を消光させる消光期間を形成して前記画素を駆動することを特徴とする画像表示装置の駆動方法。

【請求項13】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた動画像を表示する画像表示装置の駆動方法において、

1画像を表示するために前記複数のゲート線に前記走査信号を供給して前記電気光学素子を発光させた後に、前記複数のゲート線に前記走査信号を供給すると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給する消光期間を形成して前記画素を駆動し、前記動画像のエッジぼけ表示を防止することを特徴とする画像表示装置の駆動方法。

【請求項14】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた画像表示装置の駆動方法において、1画像を表示する1フレーム期間内に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には前記複数のゲート線に前記走査信号を供給すると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給して前記画素を駆動することを特徴とする画像表示装置の駆動方法。

【請求項15】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた動画像を表示する画像表示装置の駆動方法において、

1画像を表示する1フレーム期間と次の1画像を表示する1フレーム期間の間に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には、前記複数のゲート線に前記走査信号を供給すると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給して前記画素を駆動することを特徴とする画像表示装置の駆動方法。

【請求項16】走査信号を供給される複数のゲート線に画像信号を供給される複数のデータ線を交差させてマトリクス状に形成され、電気光学素子と薄膜トランジスタを含む画素を備えた動画像を表示する画像表示装置の駆動方法において、

1画像を表示する1フレーム期間と次の1画像を表示す

る1フレーム期間の間に前記電気光学素子を消光させる消光期間を形成し、前記消光期間には、前記複数のゲート線に前記走査信号を供給すると共に前記走査信号に同期させて前記複数のデータ線に前記電気光学素子の消光用画像信号を供給して前記画素を駆動し、消光した前記電気光学素子に逆バイアス電圧を印加することを特徴とする画像表示装置の駆動方法。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】本発明は、有機半導体膜などの発光薄膜に駆動電流を流すことによって発光させる電気光学素子の発光動作を制御する薄膜トランジスタなどのスイッチング素子で制御するアクティブマトリクス型の画像表示装置及びその駆動方法に関する。

【0002】

【従来の技術】近年、高度情報化社会の到来に伴い、パソコンコンピュータ、カーナビ、携帯情報端末、情報通信機器あるいはこれらの複合製品の需要が増大している。これらの製品には、薄型、軽量、低消費電力のディスプレイが好適であり、液晶表示装置あるいは自発光型のEL（エレクトロルミネッセンス）素子またはLED（発光ダイオード）素子などの電気光学素子による表示装置が用いられている。

20 【0003】後者の自発光型の電気光学素子による表示装置には、視認性がよいこと、視角特性が広いこと、高速応答で動画表示に適することなどの特長があるので、映像表示が主要になってくる今後、特に好適と考えられている。特に、近年の有機物を発光層とする有機EL素子または有機LED素子（以下、これらを総称してOLEDと称する）の発光効率の急速な向上と、映像通信を可能にするネットワーク技術の進展との2つがあいまって、OLEDディスプレイへの期待は、高まるばかりである。

【0004】OLEDディスプレイにおける電力効率を高めるためには、後述のように薄膜トランジスタ（以下、TFTと称する）によるアクティブマトリクス駆動が有効である。OLEDディスプレイをアクティブマトリクス構造として作製し駆動する技術は、例えば、特開平4-328791号公報、特開平8-241048号

40 公報および米国特許USP5550066号に記載されており、また、駆動電圧関係については国際特許公報WO98/36407号などに開示されている。

【0005】OLEDディスプレイの典型的な画素は、2つのTFT（スイッチトランジスタとドライバトランジスタ）と1つの蓄積容量で構成されるアクティブ素子駆動回路によりOLEDの発光輝度を制御するものである。画素は、画像信号を供給されるn本のデータ線と走査信号を供給されるm本の走査線（ゲート線）をm行n列のマトリクスを形成しその各交点近傍に画素を配置する。

【0006】画素を駆動するには、m行のゲート線に順次走査信号（ゲート電圧）を印加しスイッチングトランジスタをターンオンさせ、1フレーム期間 T_f 内に垂直方向の走査を1回終えて、再び1行目のゲート線にターンオン電圧が印加される。

【0007】この駆動スキームでは、1本のゲート線にターンオン電圧が印加される時間は、 T_f/m 以下となる。一般的には、1フレーム期間 T_f の値としては、1/60秒程度が用いられる。あるゲート線にターンオン電圧が印加されているときは、そのゲート線に接続されたスイッチングトランジスタは全てオン状態となり、それに同期してn列のデータ線には同時に画像信号（データ電圧）が印加される。これはいわゆる線順次走査方式と呼ばれ、アクティブマトリクス液晶では一般的に用いられているものである。

【0008】データ電圧はゲート線にターンオン電圧が印加されている間に蓄積容量（コンデンサ）に蓄えられ、1フレーム期間はほぼそれらの値に保たれる。蓄積容量の電圧値は、ドライバトランジスタのゲート電圧を規定し、したがって、ドライバトランジスタを流れる電流値が制御され一定の電流がOLEDを流れ発光が生じる。OLEDは電圧を印加されると、発光が始まるまでの応答時間は $1\mu s$ 以下であることが通常であり、動きの速い画像（動画像）にも追随できる。

【0009】さて、アクティブマトリクス駆動では、1フレーム期間に亘って発光が行われることで高効率を実現している。これと、TFTを設けずにOLEDのダイオード電極をそれぞれ垂直走査線、水平走査線に直結して駆動する単純マトリクス駆動による効率とを比較すると差異は明確である。

【0010】単純マトリクス駆動では垂直走査線が選択されている期間にのみOLEDに電流が流れるので、その短い期間の発光のみで1フレーム期間の発光と同等の輝度を得るために、アクティブマトリクス駆動に比べて略垂直走査線数倍の発光輝度が必要となる。それは、必然的に駆動電圧、駆動電流を大きくせねばならず、発熱など消費電力ロスが大きくなつて電力効率が低下するのを免れない。

【0011】このように、アクティブマトリクス駆動は、単純マトリクス駆動に比べ低消費電力化の観点から優位であると考えられている。

【0012】

【発明が解決しようとする課題】従来技術は、OLEDが高速応答がゆえに動画に適すると考えられてきている。しかしながら、従来技術によるOLEDのアクティブマトリクス駆動は液晶ディスプレイ（LCD）の駆動方法と同じであり、画素は1フレーム期間に亘って表示をする、つまりOLEDを発光させるホールド型の表示方式である。

【0013】LCDについては、「電子情報通信学会技

術研究報告」EID96-34、19頁から26頁（1996年、6月）に記載されているように、ホールド型の表示方式に起因して、動画表示時に動物体のエッジがぼける現象が避けられない。

【0014】動画像のエッジぼけの課題は、LCDについて指摘されたものであるが、その発生原因はホールド表示のためである。したがって、OLEDをアクティブマトリクス駆動でホールド表示すると動画像のエッジぼけが同様に問題になる。

10 【0015】このように、従来技術はOLEDのように電気光学素子をアクティブマトリクス駆動する際に動画表示時のエッジぼけに配慮がなされておらず、画質が劣化するという問題点を有する。

【0016】本発明の目的は、電気光学素子をアクティブマトリクス駆動する際に動画表示時のエッジぼけを抑制し画質を向上させることのできる画像表示装置及びその駆動方法を提供することにある。

【0017】

【課題を解決するための手段】本発明の特徴とすることは、1画像を表示するために複数のゲート線の走査後に電気光学素子を消光させる消光期間を形成して画素を駆動するようにしたことがある。換言すると、本発明は1フレームと次の1フレームの間に電気光学素子を消光させる消光期間を形成して画素を駆動するようにしたことがある。

【0018】本発明の望ましい実施形態は、1画像を表示する1フレーム期間内に電気光学素子を消光させる消光期間を形成して画素を駆動するようにする。

20 【0019】本発明は1画像を表示するために複数のゲート線の走査後に電気光学素子を消光させる消光期間を形成して画素を駆動するようにしているので、この消光期間中の視線移動時には白背景の積分がなくなりエッジのぼけ、すなわち、動画の表示特性が大幅に改善される。

【0020】

【発明の実施の形態】本発明の実施の形態を図面を参照して説明する。まず、画像表示装置の構成を説明し、次に駆動方法について述べる。

【0021】図1は画像表示装置1の全体のレイアウト40を模式的に示すブロック図で、図2は図1の表示部に構成されたアクティブマトリクスの等価回路図である。

【0022】図1において、画像表示装置1は基板6のほぼ中央部に表示部2が構成されている。表示部2の上側にはデータ線7に対して画像信号を供給するデータ駆動回路3が設けられ、左側にゲート線8に対して走査信号（ゲート電圧）を供給する走査駆動回路4が設けられている。また、右側には電流供給駆動回路5が設けられている。これらの駆動回路3、4、5は、Nチャネル型とPチャネル型のTFTによる相補型回路から構成されるシフトレジスタ回路、レベルシフタ回路、アナログス

イッチ回路などからなる。

【0023】画像表示装置1は、液晶表示装置のアクティブマトリクスと同様に基板6の上に複数のゲート線8と、ゲート線8の延在方向に対して交差する方向に延在させた複数のデータ線7が設けられている。図2に示す如くゲート線8(G1, G2, …, Gm)とデータ線7(D1, D2, …, Dn)との交差するところにマトリクス状に画素20が配置されている。

【0024】画素20は図3に拡大して示すように、Nチャネル型のTFTからなるスイッチトランジスタ21のゲート電極がゲート線8に接続され、スイッチトランジスタ21のソース電極、ドレイン電極の一方がデータ線7に接続され、他方が蓄積容量23の一端に接続されている。蓄積容量23の一端はNチャネル型のTFTからなるドライバトランジスタ22のゲート電極にも接続されている。

【0025】ドライバトランジスタ22のソース電極はデータ線7と同じ方向に延在する共通電位線9に接続され、ドレイン電極はOLED24の一方の電極に接続されている。OLED24の他方の電極は全画素20に共通の電流供給線10に接続され電位Vaに保たれている。OLED24は、陽極が通常透明電極で形成され、OLED層での発光はTFTが形成されたガラス基板を通して外に取り出される構造となる。

【0026】この構成において、ゲート線8(G1, G2, …, Gm)と加えられる走査信号によってスイッチトランジスタ21がオン状態になると、データ線7から画像信号がスイッチトランジスタ21を介して蓄積容量23に書き込まれる。したがって、ドライバトランジスタ22のゲート電極は、スイッチトランジスタ21がオフ状態になっても蓄積容量23により画像信号に相当する電位に保持される。

【0027】ドライバトランジスタ22は、定電流性に優れるソース接地モードでの駆動状態に保たれ続けて、電流供給線10からの電流がOLED24に流れる。OLED24は発光状態に維持される。このときの発光輝度は、蓄積容量23に書き込まれる画像データに依存する。OLED24の発光停止は、ドライバトランジスタ22をオフ状態にすることによってなされる。

【0028】次に、画像表示装置の駆動方法について図4および図5を用いて説明する。

【0029】図4に本発明による画像表示装置を駆動する駆動装置の構成を示す。

【0030】図4において、図1と同一符号のものは相当物を示し、走査駆動回路4とデータ駆動回路3には表示制御コントローラ11からタイミング制御信号(クロック信号)が与えられる。データ駆動回路3は表示制御コントローラ11から画像信号も与えられる。

【0031】表示制御コントローラ11のタイミング(クロック周波数)はタイミング調整回路12によって

調整される。タイミング調整回路12は1フレームの基本周波数を4倍化したクロック周波数に設定する。これにより、表示制御コントローラ11は画像メモリ13からのデータ読み出しを4倍化し、両駆動回路3、4におけるシフトレジスタのフレームスタート制御信号のタイミングをt=0, Tf/4, Tf, 5Tf/4…にする。

【0032】この構成において、ゲート線G1, G2, …, Gmには走査駆動回路4から図5に示したようにスイッチトランジスタ21を順次ターンオンするゲート電圧VG1, VG2, …, VGMが加えられる。ゲート電圧VG1, VG2, …, VGMは電圧値(低電圧レベル)VLから電圧値(高電圧レベル)VHに変化する。

【0033】一方、データ線D1, D2, …, Dnにはデータ駆動回路3からゲート電圧VG1, VG2, …, VGMに同期して画像信号のデータ電圧VD1, VD2, …, VDnが加えられる。画像信号電圧VD1, VD2, …, VDnは電圧値(高電圧レベル)VHから電圧値(低電圧レベル)VLの間の値が設定される。

20 電圧値VLは通常共通電位線9の電圧以下である。電流供給線10の電圧Vaと共通電位線9の電圧は一定に保たれている。

【0034】このようにして駆動するのであるが、この駆動方法は従来技術と同様の線順次走査である。

【0035】さて、本発明では1画面(1画像)の走査に要する期間が1フレーム期間Tfの1/4と短縮されている。したがって、ゲート線8の1本あたりの選択時間は、Tf/4mと短くなる。1画面の走査が終わって次にゲート線G1が選択されると、今度はドライバトランジスタ22をオフ状態にする電圧VLDのデータ電圧VD1, VD2, …, VDnがすべてのデータ線D1, D2, …, Dnに印加される。

【0036】このような電圧スキームにすると、1フレーム期間の約1/4は発光期間となり、残りの3/4は消光期間(非発光期間)となる。OLED24の実効的な発光時間が短くなり表示画像が暗くなるのを防止するために、データ電圧の波高値は4倍の電流となるようにする。1フレーム期間Tfの値は16ms程度なので、発光にあてられる期間は4ms程度になるが、OLED24のもつ高速応答のゆえにこの期間ほぼすべてに亘って発光が可能である。

【0037】このようにして画像表示装置を駆動するのであるが、動画像のエッジぼけを抑制できることについて説明する。

【0038】まず、理解を容易にするために動画のエッジぼけが発生することについて図6を用いて説明する。

【0039】図6(a)に示すように、動画像として白背景の中で黒の長方形が図示左から右の矢印方向に一定速度で移動する映像について考える。この動画像をホールド型の表示をした場合、1フレーム間隔毎に表示内容

9

が書き換えられ、その表示内容が1フレーム期間保持されるという点に留意して動画像のエッジを含む部分の水平ラインについて拡大して着目する。

【0040】図6(b)はこの拡大部分の時間変化を T_f 毎に模式的に示したものである。図6(b)に示すように、長方形のエッジ部は時間経過に対して階段状に移動しながら表示される。図6(b)はエッジが1フレームあたりに4画素移動する例を示している。

【0041】この表示画面を見るユーザの目は、図6(b)の矢印Aに示すように動画像に追従して連続的に視線移動する。この視線移動の途中には、白背景も認識されてしまうので、ユーザが知覚する動画像の輝度信号は、これら白信号と黒信号の積分値となる。すなわち黒い長方形のエッジ部がぼやけてしまうことになる。

【0042】一方、本発明の駆動による画像の見え方を図6(b)の1行の画素について示したのが図7である。

【0043】図7において、例えば、時刻 $t = t_0 + T_f / 4$ から $t = t_0 + T_f$ の間は消光されるが、この消光期間中の視線移動時には白背景の積分がなくなるのでエッジのぼけ、すなわち、動画の表示特性が大幅に改善されることになる。

【0044】なお、上述の実施の形態では、発光期間と消光期間の比を1:3としたが、蛍光体の残光(~ 3 ms)を見るCRTの表示特性に画質劣化がないことから、タイミング調整回路12により、さらに発光期間を短くすることにより本発明の効果をより大きくすることができます。

【0045】図8に本発明の他の実施の形態を示す。

【0046】図8において、図4の実施の形態と異なる点は、電流供給線駆動回路15を設け表示制御コントローラ11の制御下におくようにしたことである。各電流供給線10においては、図9に示すように消光のためのゲート電圧に運動して電流供給線10の供給電圧を切替えるスイッチ16が設けられている。

【0047】図10に表示部2の画素マトリクス図を示す。図10において図2と異なるところはOLED24のアノード電極を行毎に束ねた電流供給線A1, A2, … Amを設け、それぞれの電流供給線A1, A2, … Amに与える電圧VA1, VA2, … VAmを一定ではなく複数の値としたことである。

【0048】この構成の動作を図11に示すタイムチャートを参照して説明する。この実施形態においても発光期間と消光期間を設けることは図4に示す実施の形態と同じであるので説明を省略する。

【0049】1フレームの発光期間を終了した後、ゲート線8を再選択のタイミングで一旦ドライバトランジスタ22を非飽和領域でオンさせる電圧を加え、同時に電流供給線駆動回路15によって電流供給線A1, A2, … Amに与える電圧VA1, VA2, … VAmを低電圧

10

レベルV ALに引き下げる。低電圧レベルV ALの値は共通電位線9の電圧レベルより低く設定する。

【0050】電流供給線A1, A2, … Amの電圧VA1, VA2, … VAmを低電圧レベルV ALにするとOLED24の画素電極の電位は略共通電位線9の電圧レベルになるので、OLED24の両端の電圧は、発光時のバイアスの向きと逆になる。この時点で、ドライバトランジスタ22をターンオフすれば、この逆バイアス印加状態が消光期間にわたり保たれることになる。このような電圧印加は、電流供給線10がストライプ状にゲート線8と平行に結ばれていることにより実現できる。

【0051】OLED24は、順バイアスの直流を印加し続けると徐々に空間電荷などが生成されて輝度が低下するが、本実施の形態のように逆バイアス印加すれば空間電荷生成を妨げることができるので長寿命にできる。

【0052】図8、図10に示す実施の形態におけるストライプ状電流供給線10の形成について図12および図13を用いて説明する。画像表示装置1の画素部の平面構造を図12に、図12のA-A'に沿った断面構造を図13に示す。

【0053】ガラス基板6には、スイッチトランジスタ21とドライバトランジスタ22を形成するための島状のシリコン膜が形成され、その表面にはゲート絶縁膜が形成されている。ゲート絶縁膜上には、ゲート電極、ゲート線8、蓄積容量23用電極が形成され、その後ゲート電極に自己整合的にソース・ドレイン領域が形成される。しかる後に第1の層間絶縁膜30が設けられ、コンタクトホールを介してデータ線7、共通電位線9、蓄積容量23用電極が形成されている。

【0054】さらに、第2の層間絶縁膜31のコンタクトホールを介して画素電極であるOLED24の陰極24K、有機層24Oを設けた後、対向電極である透明な陽極24Aとこれを結ぶ(接続された、カバーされた)電流供給線10が設けられている。この電流供給線10は、行方向すなわちゲート線8の延在する方向に延在させてある。

【0055】OLED発光素子24は、ドライバトランジスタ22のドレインに接続された金属層の上に接続されたりチウム含有アルミニウムあるいはカルシウムなどの金属膜からなる陰極24K、有機半導体層24O、インジウム含有酸化膜による透明陽極24Aを積層した構造にしている。

【0056】図14に図8に示す実施の形態で駆動する他の例を示す。図14は図11と比較すると明らかのように、駆動電圧波形は、発光期間と消光期間が1:3で設けられていること、および電流供給線10の電圧VA1, VA2, … VAmが消光期間中に低電圧レベルV ALとなっていることは同じである。

【0057】図14の形態によるデータ駆動電圧では、50 ゲート再選択パルスに同期させたドライバトランジスタ

11

22のターンオン電圧の印加からそのドライバトランジスタ22をターンオフするときの電圧レベルをVDSLよりもさらに低くし、特に共通電位線9や画素電極の電位よりも低くすることに特徴がある。

【0058】この状態でゲート線8の電圧を非選択状態にすると、ドライバトランジスタ22のゲート電圧は、ソース・ドレインの電圧よりも低く保たれることになる。すなわち、発光時は正のゲート電圧で駆動されていたドライバトランジスタ22は、消光時は負のゲート電圧が印加されることになり、トランジスタのゲート絶縁膜への電荷注入による特性シフトおよびそれに伴う表示画質劣化を防止することができる。

【0059】以上のように、本発明の画像表示装置は1画像を表示するために複数のゲート線の走査後に電気光学素子を消光させる消光期間を形成して画素を駆動するようしているので、この消光期間中の視線移動時には白背景の積分がなくなるのでエッジのぼけ、すなわち、動画の表示特性を大幅に向上させることができる。

【0060】また、上述の実施の形態では、発光走査終了後に消光走査しているのでアクティブマトリクス駆動に一般的に用いられる画素の構成を変更することなく動画の表示特性を向上させることができる。

【0061】さらに、OLED24に逆バイアス印加するようしているので空間電荷生成を妨げることができるので長寿命にでき、表示輝度劣化の小さい画像表示装置を得ることができる。

【0062】なお、本発明は上述の実施の形態に限定されるものでなく、例えば、図15に示すようにドライバトランジスタ22をPチャネル型とし、基板6側から光を取り出す構造でも本発明を適用できることは勿論のことである。

【0063】また、上述の実施の形態は1画像を表示する1フレーム期間内に電気光学素子を消光させる消光期間を形成しているが、要するに、1画像を表示するために複数のゲート線の走査後に電気光学素子を消光させる消光期間を形成すればよいことは明らかのことである。

【0064】

【発明の効果】以上述べてきたように、本発明は1画像を表示するために複数のゲート線の走査後に電気光学素

12

子を消光させる消光期間を形成して画素を駆動するようしているので、この消光期間中の視線移動時には白背景の積分がなくなるのでエッジのぼけ、すなわち、動画の表示特性を大幅に向上させることができる。

【画面の簡単な説明】

【図1】 本発明の画像表示装置の一例を示すブロック図である。

【図2】 アクティブマトリクスの等価回路図である。

【図3】 アクティブマトリクス駆動の画素の一例図である。

【図4】 本発明の一実施例を示す構成図である。

【図5】 本発明の駆動動作を説明するためのタイムチャートである。

【図6】 従来駆動における動画のエッジぼけを説明する図である。

【図7】 本発明による動画のエッジぼけを解消を説明する図である。

【図8】 本発明の他の一実施例を示す構成図である。

【図9】 図8の構成を説明するための図である。

【図10】 本発明の他の実施例におけるアクティブマトリクスの等価回路図である。

【図11】 本発明の他の実施例の駆動動作を説明するためのタイムチャートである。

【図12】 本発明による画像表示装置の画素部の平面構造を説明する図である。

【図13】 本発明による画像表示装置の画素部の断面構造を説明するための図である。

【図14】 本発明の他の実施例における他の駆動動作を説明するためのタイムチャートである。

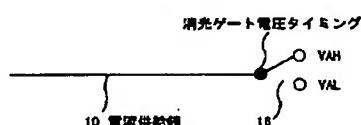
【図15】 本発明を適用する画像表示装置の画素部の他の断面構造例を説明する図である。

【符号の説明】

1…画像表示装置、2…表示部、3…データ駆動回路、4…走査駆動回路、5…電流供給駆動回路、6…基板、7…データ線、8…ゲート線、9…共通電位線、10…電流供給線、20…画素、21…スイッチトランジスタ、22…ドライバトランジスタ、23…蓄積容量、24…OLED発光素子。

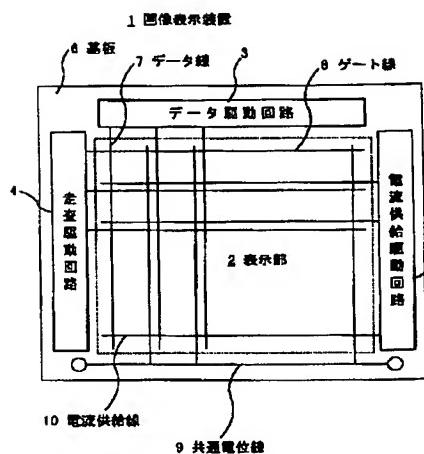
【図9】

図9



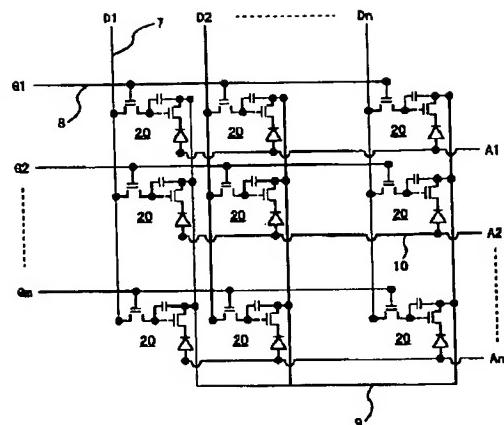
【図1】

図1



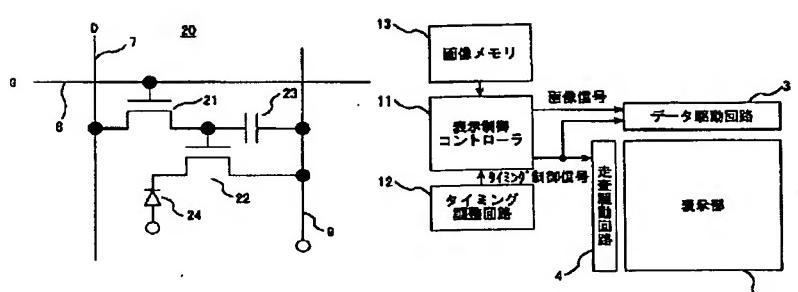
【図2】

図2



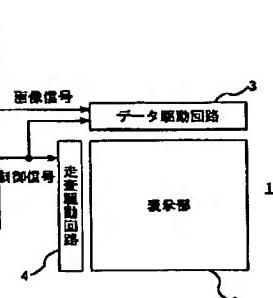
【図3】

図3



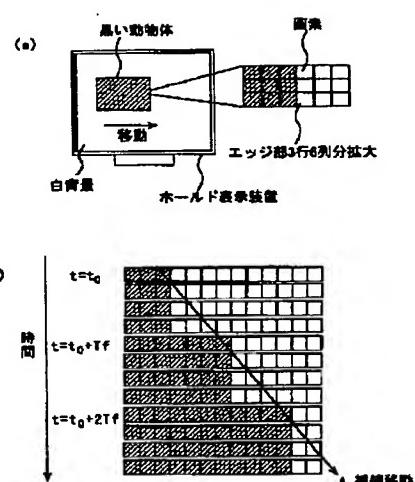
【図4】

図4



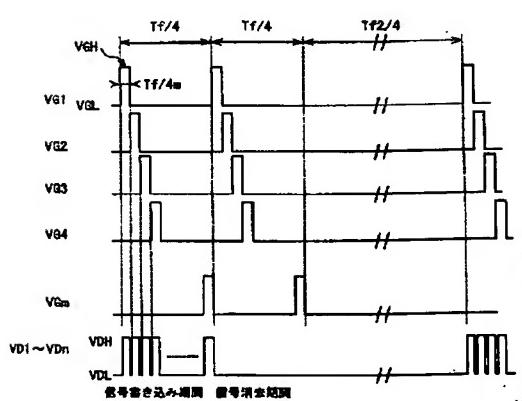
【図6】

図6



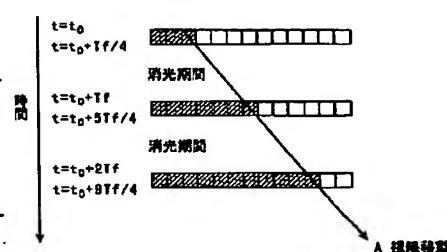
【図5】

図5



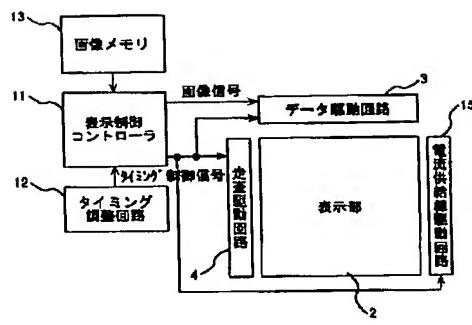
【図7】

図7



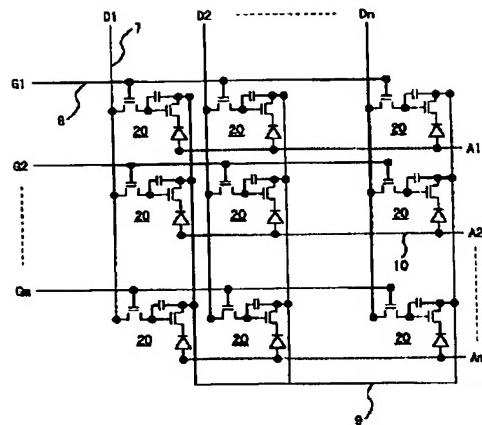
【図8】

図 8



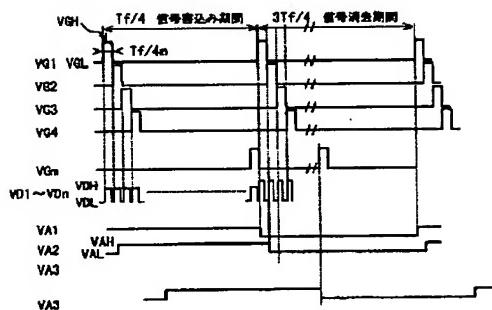
【図10】

図 10



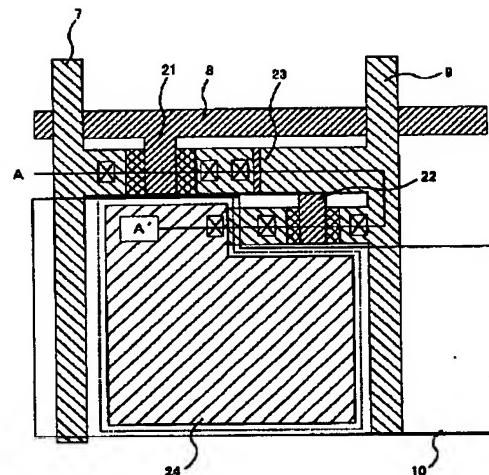
【図11】

図 11



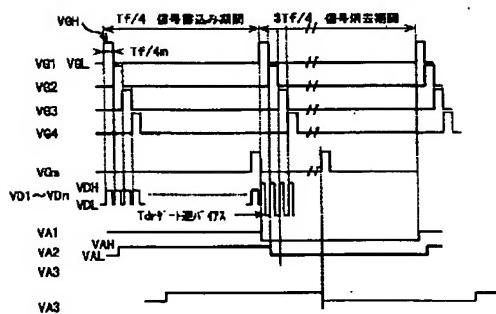
【図12】

図 12

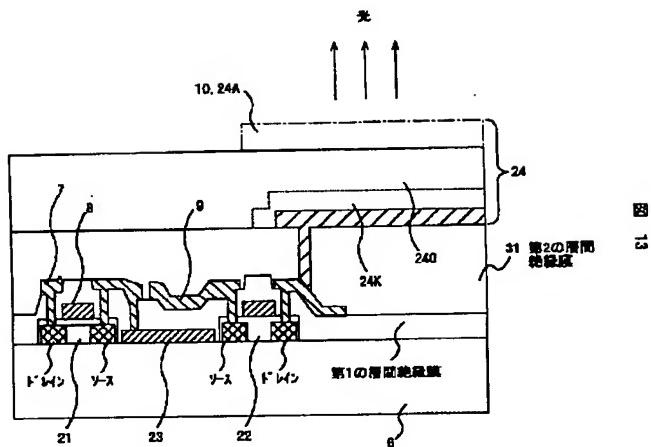


【図14】

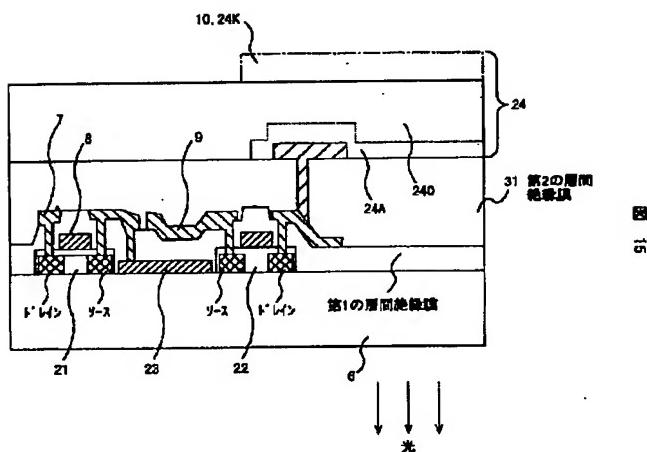
図 14



【図13】



【図15】



フロントページの続き

(51) Int.C1.7

H 0 4 N 5/66
H 0 5 B 33/08
33/14

識別記号

F I
H 0 4 N 5/66
H 0 5 B 33/08
33/14

「マーク」(参考)

B

A

F ターム(参考) 3K007 AA06 AB17 CA03 CB01 DA02
GA00
5C058 AA05 AA13 BA35
5C080 AA07 BB05 DD30 EE32 JJ01
JJ02 JJ03 JJ04 JJ06 KK02
KK07 KK23
5C094 AA01 BA03 BA27 CA19 EA04
EA05 EA07 EB05